

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2004 年 7 月 15 日 (15.07.2004)

PCT

(10) 国際公開番号  
WO 2004/059890 A1(51) 国際特許分類<sup>7</sup>: H04B 17/00, 7/26, G01R 29/00, 31/00

(21) 国際出願番号: PCT/JP2003/016530

(22) 国際出願日: 2003 年 12 月 24 日 (24.12.2003)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:  
特願 2002-372792  
2002 年 12 月 24 日 (24.12.2002) JP(71) 出願人 (米国を除く全ての指定国について): 松下電  
器産業株式会社 (MATSUSHITA ELECTRIC INDUS-  
TRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府 門真市  
大字門真 1006 番地 Osaka (JP).

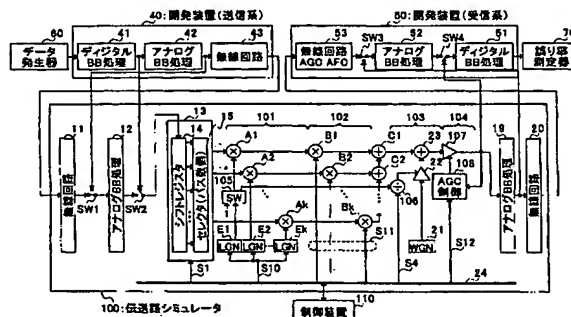
(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 猪飼 和則 (IN-  
OGAI, Kazunori) [JP/JP]; 〒236-0032 神奈川県 横浜  
市 金沢区 大浦町 1237-5-702 Kanagawa (JP). 今村 大  
地 (IMAMURA, Daichi) [JP/JP]; 〒239-0843 神奈川県  
横須賀市 津久井 3-21-20-102 Kanagawa (JP). 星野 正  
幸 (HOSHINO, Masayuki) [JP/JP]; 〒239-0806 神奈川  
県 横須賀市 池田町 2-5-4-D-1 Kanagawa (JP). 太田 現  
一郎 (OTA, Genichiro) [JP/JP]; 〒238-0225 神奈川県 三  
浦市 三崎町小網代 54-30 Kanagawa (JP).(74) 代理人: 鷺田 公一 (WASHIDA, Kimihito); 〒206-0034  
東京都 多摩市 鶴牧 1 丁目 24-1 新都市センタービル  
5 階 Tokyo (JP).(81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB,  
BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE,

[続葉有]

(54) Title: TRANSMISSION PATH SIMULATOR AND RADIO DEVICE EVALUATION METHOD

(54) 発明の名称: 伝送路シミュレータ及び無線機器評価方法



60... DATA GENERATOR  
40... DEVELOPMENT DEVICE  
(TRANSMISSION SYSTEM)  
41... DIGITAL BB PROCESSING  
42... ANALOG BB PROCESSING  
43... RADIO CIRCUIT  
50... DEVELOPMENT DEVICE (RECEPTION  
SYSTEM)  
53... RADIO CIRCUIT AGC AFC  
52... ANALOG BB PROCESSING  
51... DIGITAL BB PROCESSING

70... ERROR RATIO MEASUREMENT DEVICE  
11... RADIO CIRCUIT  
12... ANALOG BB PROCESSING  
14... SHIFT REGISTER  
15... SELECTOR (NUMBER OF PATHS)  
108... AGC CONTROL  
19... ANALOG BB PROCESSING  
20... RADIO CIRCUIT  
100... TRANSMISSION PATH SIMULATOR  
110... CONTROL DEVICE

(57) Abstract: An output signal of a digital base band processing section (41) is directly input. During a one-path transmission path simulation, the entire signal level is maintained constant and a receiver noise imitating an SNR fluctuation caused by fading is added by a receiver noise addition section (103). During a multi-path transmission path simulation, only the amplitude fluctuation caused by fading is given to a signal of each path by an instantaneous fluctuation giving section (101) and a short-long interval fluctuation giving section (102) and the signal level of the paths synthesized by an automatic gain control section (104) is made constant. Thus, it is possible to evaluate the transmission path performance of the digital base band processing section (41) without waiting for development of a radio circuit (53), i.e., without using an AGC circuit or an AFC circuit in the reception system (50).

(57) 要約: デジタルベースバンド処理部 41 の出力信号を直接入力し、1パス伝送路シミュレート時には、受信機雑音付加部 103 によって全体の信号レベルを一定に保ちつつフェージングによる SNR 変動を模擬した受信機雑音を付加し、マルチパス伝送路シミュレート時

[続葉有]



DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

- (84) 指定国 (広域): ARIPO 特許 (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI,

2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

には、瞬時変動付与部 101 及び短長区間変動付与部 102 によって各パスの信号にフェージングによる振幅変動のみを与えかつ自動利得制御部 104 によって各パスを合成した信号のレベルを一定にしたことにより、無線回路 53 の開発を待たずに、つまり受信系 50 における AGC 回路や AFC 回路が無くても、デジタルベースバンド処理部 41 の伝送路性能を評価することができるようになる。

## 明 細 書

## 伝送路シミュレータ及び無線機器評価方法

## 5 技術分野

本発明は、無線機器を評価するための無線伝送路をシミュレートする伝送路シミュレータ及び無線機器評価方法に関する。

## 背景技術

- 10 従来の携帯電話やその基地局、無線LANのMTやそのAPを開発するにあたっては、開発装置の性能評価の環境として無線伝送路をシミュレートする装置、すなわち伝送路シミュレータが必要となる。

- 伝送路シミュレータを用いて、開発装置から送出される信号に模擬的にフェージングや受信機雑音を付加したときに得られる伝送特性と、理論値や計算機  
15 シミュレーション値とを比較することにより、開発装置が所望の動作をしているか否かを判定することができる。また走行実験コースの伝送路状態を再現することにより、実際の伝搬環境下で生じた開発装置の不具合を解析できるようになる。このように伝送路シミュレータを用いれば、開発装置の特性評価を室内で簡単に行うことができるようになる。

- 20 従来の伝送路シミュレータの構成例を、図1に示す。伝送路シミュレータ10は、開発装置40の送信系から出力される送信信号を制御装置30からの設定パラメータに応じて構成されるマルチパス伝送路を通過させる。このとき各パスを通過する信号に、フェージングを模した振幅変動と位相変動（以下、これを伝搬路変動と呼ぶ）を与え、各パスの利得で重み付け加算した後、受信機  
25 雑音を加える。伝送路シミュレータ10により伝搬路変動と受信機雑音を与えられた信号は、開発装置の受信系50により受信復調され、復調後の信号が誤り率測定器70に送出される。このように、伝送路シミュレータ10にて様々

な伝搬路変動及び受信機雑音を与えたときの誤り率測定結果を観測することで、開発装置の送信系40及び受信系50の性能を評価することができる。

次に伝送路シミュレータ10の具体的な構成について説明する。伝送路シミュレータ10は、デジタルベースバンド処理部（デジタルBB処理部）41、アナログベースバンド処理部（アナログBB処理部）42及び無線回路43からなる開発装置の送信系40に接続されると共に、無線回路53、アナログBB処理部52及びデジタルBB処理部51からなる開発装置の受信系50に接続される。なお図1では、無線回路43と11、20と53間を接続している線以外は、Iチャネル（同相つまり複素数の実部）とQチャネル（直交つまり複素数の虚部）からなる2本のベースバンド信号線である。

データ発生器60により発生されたデジタルデータは、送信系40のデジタルBB処理部41、アナログBB処理部42及び無線回路43を介して伝送路シミュレータ10に入力される。ここでデジタルBB処理部41は、開発装置の送信系40がCDMA（Code Division Multiple Access）送信装置であれば、デジタル変調処理や拡散処理等を行う部分であり、OFDM送信装置であれば、デジタル変調処理や逆フーリエ変換処理等を行う部分である。またアナログBB処理部42はデジタルアナログ変換回路であり、無線回路43はアップコンバートや信号増幅等を行う部分である。

伝送路シミュレータ10は、無線回路43と逆の処理、すなわちダウンコンバート等の処理を行う無線回路11及びアナログデジタル変換回路でなるアナログBB処理部12を有し、当該無線回路11及びアナログBB処理部12により送信系40からの信号をデジタルベースバンド信号に戻す。

デジタルベースバンド信号は、シフトレジスタ14及びセレクタ15からなるマルチパス信号生成部13に入力され、当該マルチパス信号生成部13によってマルチパス信号とされる。具体的には、シフトレジスタ14は入力されたデジタルベースバンド信号を、パスの最大遅延時間をアナログBB処理部12のサンプリング周期で除算した時間ずつシフトさせる。

セクタ 15 はシフトレジスタ 14 の各シフト段から出力される信号の中からパス数分の信号を選択して出力する。ここでマルチパス生成部 13 には、制御装置 30 により指定されたパス数と各パスの遅延時間を示すマルチパス指示信号 S1 が入力され、シフトレジスタ 14 及びセクタ 15 はこのマルチ  
5 パス指示信号 S1 に基づいて動作する。これによりマルチパス生成部 13 のセクタ 15 からは、マルチパス環境下での各パスに対応する信号が出力される。

各パスに対応する信号はそれぞれ瞬時変動（レイリーフェージング）付加部 16 の各複素乗算器 A1 ～ Ak に送出される。また各複素乗算器 A1 ～ Ak には帯域制限複素ガウス雑音発生部（LGN）D1 ～ Dk により発生された複素  
10 ガウス雑音が供給される。因みに帯域制限複素ガウス雑音発生部（LGN）D1 ～ Dk は、白色ガウス雑音発生部とドップラーフィルタから構成されており、制御装置 30 から入力される最大ドップラー周波数 S2 の範囲に帯域制限された白色ガウス雑音を発生する。これにより各複素乗算器 A1 ～ Ak からは瞬時変動が与えられた各パスの信号が出力される。

15 瞬時変動が付与された各パスの信号は、短長区間変動付与部 17 を形成する複数の複素乗算器 B1 ～ Bk に送出される。各複素乗算器 B1 ～ Bk には、制御装置 30 から指定された各パスに応じた複素利得 S3 が供給されており、これにより短長区間変動付与部 17 からはシャドウィングや距離変動が与えられた各パスの信号が出力される。このようにして、伝送路シミュレータ 10 に  
20 においては、各パス毎に制御装置 30 で指定された瞬時変動、シャドウィング及び距離変動が付与された信号が形成され、この各パスの信号が加算器 C1、C2 ……により全て加算されることにより、伝搬路変動が反映されたマルチパス信号が形成される。

伝送路シミュレータ 10 は、マルチパス信号に受信機雑音を付加する受信機  
25 雑音付加部 18 を有する。ここで受信機雑音付加部 18 は、マルチパス信号に対して、制御装置 30 で指定された雑音レベル S4 の白色ノイズを付加する。

實際上、受信機雑音付加部 18 は、白色ノイズ発生部 21 で発生した白色ノ

イズを増幅器 22 で雑音レベル S4 に調整した後に、加算器 23 でマルチパス信号に加算することで、受信機雑音を付加する。因みに、1パス伝送路をシミュレートする際には、マルチパス信号生成部 13 により 1パスのみの信号を生成し、この信号に対して複素乗算器 A1、B1 でフェージング変動を与えずに、  
5 加算器 23 で受信機雑音を付加する。

アナログ BB 処理部 19 及び無線回路 20 は、送信系 40 のアナログ BB 処理部 42 及び無線回路 43 と同様の構成でなり、伝搬路変動及び受信機雑音が付加されたデジタル BB 信号をデジタルアナログ変換した後、アップコンバートや増幅等の無線処理を施す。

10 伝送路シミュレータ 10 の出力信号は、開発装置（受信系）50 の無線回路 53 に入力される。無線回路 53 は AGC（Automatic Gain Control）回路や AFC（Automatic Frequency Control）回路を有し、送受信間でのキャリア周波数オフセットや入力レベル変動を補償する。アナログ BB 処理部 52 によりアナログデジタル変換された信号はデジタル BB 処理部 51 に送出される。  
15

デジタル BB 処理部 51 は、開発装置（受信系）50 が CDMA（Code Division Multiple Access）受信装置であれば、デジタル復調処理や逆拡散処理等を行う部分であり、OFDM 受信装置であれば、デジタル復調処理やフーリエ変換処理等を行う部分である。デジタル BB 処理部 51 により処理された信号は誤り率測定器 70 に送出され、誤り率測定器 70 によって伝送路誤り率が測定される。  
20

このように伝送路シミュレータ 10 においては、開発装置の送信系 40 により得られた無線信号に対して、伝送路で生じるであろうマルチパス、フェージング変動及び受信機雑音を模擬して与え、これにより得られた信号を開発装置  
25 の受信系 50 に入力させ、受信系 50 によって処理した信号の誤り率特性を測定することで、送信系 40 及び受信系 50 の伝送特性を評価するようになっている。

ところで、上述したように、従来の伝送路シミュレータにおいては、開発装置の送信系及び受信系がある程度完成した状態で、送信系から出力された無線信号に模擬的な伝搬路変動及び受信機雑音を与えた後に受信系に無線信号として供給し、受信系の受信処理により得られたデータの誤り率を測定すること  
5 で、開発装置の性能を評価するようになっている。

しかしながら、従来の伝送路シミュレータにおいては、開発装置のデジタルベースバンド処理部41、51に加えて、アナログベースバンド処理部42、52及び無線回路43、53が動作できる状態まで完成していることを前提としている。特に、受信系50の無線回路53の開発が動作可能な程度まで進ま  
10 ないと、AGC制御やAFC制御ができないため正しい性能評価を行うことができない。

このため、無線回路43、53（特に受信系50の無線回路53）が完成するまでは、処理の中心であるデジタルベースバンド処理部41、51の動作確認を行えず、この分だけ開発効率が低下するという問題があった。

15

#### 発明の開示

本発明の目的は、無線回路の開発に拘わらず、デジタルベースバンド処理部の伝送特性を単独でかつ良好に評価できる伝送路シミュレータ及び無線機器評価方法を提供することである。

20 この目的は、伝送路シミュレータに、開発装置のデジタルベースバンド信号を入力するためのデジタル信号インターフェースを設け、デジタルベースバンド信号に対して、1パス伝送路シミュレート時には全体の信号レベルを一定に保ちつつフェージングによるSNR（Signal-to-Noise Ratio）変動を模擬した受信機雑音を付加することにより達成される。またマルチパス伝送路シ  
25 ミュレート時には、各パスの信号にフェージングによる振幅変動のみを与えかつ各パスを合成した信号のレベルを一定にして出力することにより達成される。

### 図面の簡単な説明

図 1 は、従来の伝送路シミュレータの構成を示すブロック図；

図 2 は、本発明の実施の形態 1 に係る伝送路シミュレータの構成を示すブ  
5 ック図；

図 3 は、帯域制限複素ガウス雑音発生部（LGN）の構成を示すブロック図；

図 4（A）は、雑音付加前の無線信号の信号波形図；

図 4（B）は、無線信号の信号レベルと雑音レベルとの一般的な関係を示す  
信号波形図；

10 図 4（C）は、実施の形態による、無線信号の信号レベルと雑音レベルとの  
関係を示す信号波形図；

図 5 は、本発明の実施の形態 2 に係る伝送路シミュレータの構成を示すブ  
ック図；

図 6 は、送信アナログ調整部の構成を示すブロック図；

15 図 7 は、疑似パワーアンプ（PA）の構成を示すブロック図；

図 8 は、受信アナログ調整部の構成を示すブロック図；

図 9 は、実施の形態 1 で説明した 1 パス伝送路での受信機雑音の加え方をモ  
デル化した図；

及び

20 図 10 は、1 パス伝送路での受信機雑音の加え方の他の例を示す図である。

### 発明を実施するための最良の形態

本実施の形態では、伝送路シミュレータに、開発装置のディジタルベースバ  
ンド信号を入力するためのディジタル信号インターフェースを設け、ディジ  
タルベースバンド信号に対して、1 パス伝送路シミュレート時には全体の信号レ  
25 ベルを一定に保ちつつフェージングによる SNR（Signal-to-Noise Ratio）変  
動を模擬した受信機雑音を付加し、マルチパス伝送路シミュレート時には各パ



スの信号にフェージングによる振幅変動のみを与えかつ各パスを合成した信号のレベルを一定にして出力する。これにより、A F C及びA G Cを有する無線回路が完成していなくても、デジタルベースバンド処理部だけが動作可能となった段階でデジタルベースバンド処理部の伝送路特性をシミュレート  
5 することができるようになるので、無線機器の開発効率を向上させることができるようになる。

ここで1パス伝送路での特性をシミュレートするにあたって、デジタルベースバンド信号の信号レベルを一定に保ちつつフェージングによるS N R変動を模擬した受信機雑音を付加するための構成の一つとして、フェージング変動値で雑音レベルを除算したレベルに相当するレベルの雑音をデジタルベースバンド信号に加算することを考えた。  
10

またマルチパス伝送路での特性をシミュレートするにあたっては、デジタルベースバンド信号からマルチパス信号を形成し、マルチパス信号の各パスの信号それぞれにフェージング変動を与え、それらを合成した信号に受信機雑音を付加した後に、信号レベルがほぼ一定となるように利得制御する構成を考え  
15 た。

以下、本発明の実施の形態について図面を参照して詳細に説明する。

#### (実施の形態1)

図1との対応部分に同一符号を付して示す図2に、本発明の実施の形態1に係る伝送路シミュレータの構成を示す。なお図1との同一の部分については説明を省略する。また図1と同様に、無線回路43からの出力信号と無線回路20からの出力信号を以外は、Iチャネル（同相つまり複素数の実部）とQチャネル（直交つまり複素数の虚部）からなる2本のベースバンド信号線を示す。  
20

伝送路シミュレータ100は、無線回路11とアナログBB処理部12との間にスイッチSW1が設けられていると共に、アナログBB処理部12とマルチパス信号生成部13との間にスイッチSW2が設けられている。これにより、伝送路シミュレータ100においては、送信系40のデジタルBB処理部4  
25

1からの出力信号をスイッチSW2を介して直接入力することができると共に、送信系40のアナログBB処理部42からの出力をスイッチSW1を介して直接入力することができるようになされている。

この結果、伝送路シミュレータ100においては、無線回路43及びアナログBB処理部42の開発が動作可能な状態まで完了していなくても、デジタルBB処理部41の出力信号をスイッチSW2を介して直接マルチパス信号生成部13以降の回路に入力することで、デジタルBB処理部41の伝送路特性を独立して評価することができるようになっている。

また無線回路43の開発が動作可能な状態まで完了していなくても、アナログBB処理部42の出力信号をスイッチSW1を介して入力することにより、無線回路43を除くデジタルBB処理部41とアナログBB処理部42の伝送路特性を評価することができるようになっている。

伝送路シミュレータ100は、マルチパス信号生成部13からの出力信号に瞬時変動（レイリーフェージング）を付加する瞬時変動付与部101と、シャドウイングや距離変動を付加する短長区間変動付与部102と、受信機での熱雑音等の受信機雑音を付加する受信機雑音付加部103と、マルチパス信号に対して信号レベルがほぼ一定になるような利得制御を行う自動利得制御部104とを有する。

瞬時変動付与部101は、マルチパス伝送路をシミュレートする際には、複数の複素乗算器A1～Akにおいて、各パスの信号にそれぞれ、帯域制限複素ガウス雑音発生部（LGN）E1～Ekで発生した帯域制限した白色ガウス雑音を複素乗算することにより、各パスの信号に瞬時変動を与えるようになっている。

加えて、瞬時変動付与部101の帯域制限複素ガウス雑音発生部E1と複素乗算器A1の間にはスイッチ（SW）105が設けられており、複素乗算器A1には帯域制限された白色ガウス雑音あるいは「1」のいずれかが選択的に入力される。

實際上、スイッチ 105 はマルチパス伝送路のシミュレート時には、複素乗算器 A1 に帯域制限複素ガウス雑音発生部 E1 からの帯域制限された白色ガウス雑音を送出すると共に、受信機雑音付加部 103 の除算器 106 に値「1」を送出する。これに対して、1パス伝送路のシミュレート時には、複素乗算器  
5 A1 に値「1」を供給すると共に、受信機雑音付加部 103 の除算器 106 に帯域制限された白色ガウス雑音を送出する。

ここで各帯域制限複素ガウス雑音発生部 E1 ~ E<sub>k</sub> の構成を、図 3 に示す。各帯域制限複素ガウス雑音発生部 E1 ~ E<sub>k</sub> の構成は基本的に同じであるが、制御装置 110 から白色ガウス雑音発生部 (WGN) 121 に与えられる瞬時  
10 変動初期値 S10B が各パス毎に異なる。

帯域制限複素ガウス雑音発生部 E1 ~ E<sub>k</sub> は、白色ガウス雑音発生部 121 によって、制御装置 110 から与えられる瞬時変動初期値 S10B に応じた白色ガウス雑音を発生する。因みに、白色ガウス雑音発生部 121 は、I チャンネル及び Q チャンネルそれぞれの白色ガウス雑音 (つまり複素白色ガウス雑音) を  
15 発生し、以降の回路においてもこの複素白色ガウス雑音が処理対象となる。

ドップラーフィルタ 122 は、制御装置 110 からの最大ドップラー周波数  $f_D$  に応じて白色ガウス雑音を帯域制限し、帯域制限後の白色ガウス雑音を位相変動 ON/OFF 部 123 に送出する。

位相変動 ON/OFF 部 123 は、制御装置 110 からの位相変動 ON/OFF 指定信号 S10C に応じて帯域制限ガウス雑音の位相変動を ON/OFF 制御する。具体的には、位相変動を ON 制御することを指定する位相変動 ON/OFF 指定信号 S10C が入力された場合には、ドップラーフィルタ 122 からの帯域制限複素ガウス雑音をそのまま瞬時変動値として出力する。  
20

これに対して、位相変動を OFF 制御することを指定する位相変動 ON/OFF 指定信号 S10C が入力された場合には、I チャンネルと Q チャンネルの帯域制限ガウス雑音の変動値包絡線振幅  $\sqrt{I^2 + Q^2}$  を求め、求めた変動値包絡線振幅を I チャンネル及び Q チャンネルの信号として出力する。つまり、瞬時変動  
25

値として I チャンネル及び Q チャンネルの大きさが同じ帯域制限複素ガウス雑音を形成することにより、複素乗算器 A 1 ～ A k において位相変動を与えずにレベル変動のみを与えるようにする。

- 伝送路シミュレータ 1 0 0 は、短長区間変動付与部 1 0 2 でも同様に、ディ  
5 ジタルベースバンド信号に対して、位相変動の生じない短長区間変動と位相変動の生じる短長区間変動とのいずれかを選択的に付加できるようになっている。具体的には、位相変動の生じない短長区間変動を与える場合には、制御装置 1 1 0 から I チャンネルと Q チャンネルが同じ値の複素利得信号 S 1 1 を出力し、位相変動の生じる短長区間変動を与える場合には、制御装置 1 1 0 から I  
10 チャンネルと Q チャンネルの値が異なる複素利得信号 S 1 1 を出力する。

このように伝送路シミュレータ 1 0 0 は、瞬時変動付与部 1 0 1 と短長区間変動付与部 1 0 2 によって、ディジタルベースバンド信号に対して、位相変動の無い瞬時変動、短長区間変動かあるいは位相変動のある瞬時変動、短長区間変動を選択的に与えることができるようになっている。

- 15 実際には、無線回路 5 3 の開発が完了していないときには、位相補償を行うことができないので、ディジタルベースバンド信号に位相変動の無い瞬時変動及び短長区間変動を与える。これに対して、無線回路 5 3 の開発が完了している場合には無線回路 5 3 にて位相補償を行うことができるので、位相変動のある瞬時変動及び短長区間変動を与えるようになっている。

- 20 受信機雑音付加部 1 0 3 は、マルチパス伝送路のシミュレート時には、除算器 1 0 6 にスイッチ 1 0 5 から値「1」が入力されているので、制御装置 1 1 0 により指定された雑音レベル S 4 がそのまま増幅器 2 2 の制御利得とされる。これにより白色ノイズ発生部 (WGN) 2 1 により発生された白色ノイズが雑音レベル S 4 に応じたレベルとされて加算器 2 3 に供給される。つまり、  
25 マルチパス伝送路のシミュレート時には、加算器 2 3 において、雑音レベル S 4 で指定されたレベルの白色ガウス雑音が受信機雑音として付加される。

これに対して、受信機雑音付加部 1 0 3 は、1 パス伝送路のシミュレート時

には、除算器 106 にスイッチ 105 を介して帯域制限複素ガウス雑音発生部 E1 により発生された帯域制限複素ガウス雑音が入力される。除算器 106 は、帯域制限複素ガウス雑音（実際には、帯域制限された白色ガウス雑音の包絡線振幅値）を分母とし、雑音レベル S4 を分子とする除算を行う。そしてその除算値が、白色ノイズ発生部（WGN）21 からの白色ノイズの振幅を変化させる増幅器 22 の制御信号として入力される。これにより加算器 23 からは、図 4（C）に示すように、信号レベルが一定でフェージングによる SNR 変動が模擬された信号が出力される。

受信機雑音付加部 103 によりこのような処理を行う理由を説明する。実際の 1 パス伝送路では、図 4（A）に示すような無線信号に、図 4（B）に示すように受信機雑音 N が加わることになる。この受信信号には SNR の良い位置 P1 と SNR の悪い位置 P2 が現れる。SNR の悪い位置では、量子化誤差等により、当然 SNR の良い位置 P1 よりも誤り率特性が悪くなる。

受信機雑音付加部 103 は、この受信機雑音による SNR 変動を、信号レベルを一定としつつ付加するものである。このため受信機雑音付加部 103 では、帯域制限された白色ガウス雑音の包絡線振幅で雑音レベル S4 を除算し、除算値を白色ガウス雑音に掛けた値をベースバンド信号に加算するようにしている。これにより、フェージングが生じた後に受信機雑音を加わった信号（図 4（B））と同じ SNR の信号を、信号レベルが一定とした信号（図 4（C））で模擬できるようになる。例えば図 4（B）の位置 P1、P2 に対応する図 4（C）の位置 P3、P4 では、それぞれ同じ SNR が得られる。

因みに、受信機雑音付加部 103 においても、瞬時変動付与部 101 や短長区間変動付与部 102 と同様に、位相変動を生じさせないガウス雑音あるいは位相変動を生じさせるガウス雑音を選択的にディジタルベースバンド信号に付加できるようになっている。これは、上述したように位相変動を生じさせない場合には、I チャネルと Q チャネルの包絡線振幅を同一とすることで容易に実現できる。

かくして、受信機雑音付加部 103 を設け、1パス信号のシミュレート時には、全体の信号レベルを一定に保ちつつフェージングによる SNR 変動を模擬した受信機雑音を付加するようにしたので、無線回路 53 の AGC がなくても（すなわち無線回路 53 が完成していなくても）、デジタル BB 処理部 41  
5 の 1パス伝送路特性を良好に測定できるようになる。

自動利得制御部 104 は、1パス伝送路のシミュレート時には機能せず、マルチパス伝送路のシミュレート時にのみ機能するようになっている。實際上、自動利得制御部 104 は、1パス伝送路のシミュレート時には、制御部 110 から AGC 制御部 108 に常に増幅器 107 の利得を「1」とすることを指示  
10 する目標レベル S12 が入力されることにより、1パスのデジタルベースバンド信号に対して AGC 処理を行わずにそのまま出力する。このように 1パス信号について自動利得制御処理を行わないのは、1パス信号はそれまでの回路でレベル変動が付加されておらず、受信機雑音付加部 103 により SN 変動のみが与えられているのみだからである。但し、自動利得制御部 104 が機能し  
15 ないというのはフェージングや雑音による変動を調整しないという意味であって、加算器 23 から出力された一定レベルの信号を目標レベルに合わせるといった意味では、利得調整を行うようにしてもよい。

これに対して、自動利得制御部 104 は、マルチパス伝送路のシミュレート時には、制御部 110 から AGC 制御部 108 に目標レベル S12 が入力され  
20 ることにより、AGC 制御部 108 は目標レベル S12 と増幅器 107 の出力信号の差分値を増幅器 107 の増幅値として設定する。この結果、自動利得制御部 104 では、簡易的なデジタル利得制御処理を行って、マルチパス信号を目標レベル S12 で一定の信号とすることができる。

このようにマルチパス信号に対して利得制御を行う必要があるのは、加算器  
25 C1 により加算されたマルチパス信号は、それぞれ独立にレベル変動が与えられた各パスの信号を加算したものであるため、デジタルベースバンド信号自体にレベル変動が生じていると想定できるためである。これを考慮して、利得制御

部104により簡易的なデジタル利得制御処理を行って、マルチパス信号のレベルを一定とすることにより、無線回路53が完成しておらずAGC処理が行えない場合でも、開発装置の受信系内のAD変換でのビット落ちを防止することができる。この結果、デジタルBB処理部41のデジタルベースバンド信号に基づいてマルチパス伝送路での伝送路特性を良好に評価できるようになる。

以上の構成において、伝送路シミュレータ100は、デジタルBB処理部41、51の開発が動作可能な段階まで完了すると、デジタルBB処理部41の出力信号をスイッチSW2から入力する。そしてデジタルベースバンド信号に対して、1パス伝送路のシミュレートとマルチパス伝送路のシミュレートを別々に行う。

1パス伝送路のシミュレートを行う際には、マルチパス信号生成部13において1パスのデジタルベースバンド信号を形成し、この信号を複素乗算器A1、B1及び加算器C1を介して受信機雑音付加部103に入力させる。この際、瞬時変動付与部101（複素乗算器A1）、短長区間変動付与部102（複素乗算器B1）では、1パス信号に対して位相変動もレベル変動も与えない。

受信機雑音付加部103は、帯域制限された白色ガウス雑音の包絡線振幅で雑音レベルS4を除算し、除算値を白色ガウス雑音に掛けた値をベースバンド信号に加算することにより、信号自身には振動変動も位相変動も与えずにフェーディングによって生じるのと同じSNR変動を受信機雑音として与える。このように、信号レベルが一定でSNR変動のみが与えられたデジタルベースバンド信号はスイッチSW4を介してデジタルBB処理部51に入力される。

一方、マルチパス伝送路をシミュレートする際には、マルチパス信号生成部13において制御装置110で指定された数及び遅延時間のマルチパス信号を形成し、各パスの信号を対応する行の複素乗算器A1～Akに送出する。そして各パスの信号には、瞬時変動付与部101において位相変動が生じずレベル変動のみが生じる帯域制限複素ガウス雑音、すなわちI成分とQ成分の大き

さが同じ帯域制限複素ガウス雑音が乗じられることにより瞬時変動が与えられる。瞬時変動があら得られた各パスの信号には、短長区間変動付与部 102 において位相変動が生じずレベル変動のみが生じる複素利得が与えられる。

このようにレベル変動のみが付加された各パスの信号は、加算器 C1 ~ C5 (k-1) により全て加算された後、受信機雑音付加部 103 で指定された雑音レベル S4 の白色ノイズが受信機雑音として付加される。受信機雑音が付加されたマルチパス信号は、続く自動利得制御部 104 により信号レベルがほぼ一定とされる。

このように、伝送路シミュレータ 100 は、1パス伝送路のシミュレート時及びマルチパス伝送路のシミュレート時のいずれについても、位相変動を与えず SNR 変動のみを与え、かつ信号レベルがほぼ一定の信号を形成することができる。この結果、AGC 回路や AFC 回路を有する無線回路 53 の開発を待たなくても、ディジタル BB 処理部 41、51 の伝送路性能を良好に評価することができるようになる。

15 實際上、ディジタル BB 処理部 41、51 の開発にあたっては、先ず 1パス伝送路での特性を評価した後に、マルチパス伝送路での特性を評価することで、開発をスムーズに進めることができる場合が多い。この実施の形態では、1パス伝送路とマルチパス伝送路での評価を別途行うことができるので、一段と開発効率を上げることができるようになる。

20 また伝送路シミュレータ 100 においては、アナログ BB 処理部 42、52 の開発が完了したときには、送信系 40 のアナログ BB 処理部 42 の出力信号をスイッチ SW1 を介して入力すると共に、アナログ BB 処理部 19 の出力信号をスイッチ SW3 を介して受信系 50 のアナログ BB 処理部 52 に入力させる。これにより、ディジタル BB 処理部 41、51 及びアナログ BB 処理部 42、52 を組み合わせたときの性能を評価することができる。

さらに伝送路シミュレータ 100 においては、アナログ BB 処理部 42、52 に加えて無線回路 43、53 の開発が完了したときには、送信系 40 の無線



回路 4 3 の出力信号を無線回路 1 1 に入力すると共に、無線回路 2 0 の出力信号を受信系 5 0 の無線回路 5 3 に入力させる。これにより、ディジタル B B 処理部 4 1、5 1、アナログ B B 処理部 4 2、5 2 及び無線回路 4 3、5 3 を組み合わせたときの性能を評価することができる。

- 5 因みに、無線回路 4 3、5 3 が接続された段階では、無線回路 5 3 による A G C 機能及び A F C 機能が働くので、各複素乗算器 A 1 ~ A k、B 1 ~ B k において I チャネルと Q チャネルのそれぞれの包絡線振幅が異なるような雑音成分、複素利得を乗算してディジタルベースバンド信号に位相変動を与えてもよい。また受信機雑音付加部 1 0 3 及び自動利得制御部 1 0 4 を O F F 動作させてもよい。

- 10 以上の構成によれば、ディジタルベースバンド処理部 4 1 の出力信号を直接入力し、1 パス伝送路シミュレート時には、全体の信号レベルを一定に保ちつつフェージングによる S N R 変動を模擬した受信機雑音を付加し、マルチパス伝送路シミュレート時には、各パスの信号にフェージングによる振幅変動のみ  
15 を与えかつ各パスを合成した信号のレベルを一定にしたことにより、無線回路 5 3 の開発を待たずに、換言すれば受信系 5 0 における A G C 回路や A F C 回路が無くても、ディジタルベースバンド処理部 4 1 の伝送路性能を評価することができるようになる。この結果、無線機器の開発効率を向上させることができる。

- 20 また A G C 回路は受信電界強度が様々に変わっても、A D 変換入力点で適切な受信振幅をつくって量子化誤差による S N 劣化を防ぐためのものであるが、回路や制御の不完全性によりフェージング下において理想的な動作をさせることは難しい。極端な場合は、不要な振幅変動を加えたりもする。この実施の形態で提案した変動雑音を加える方法は、このような劣化を発生しないので理  
25 論値とよく一致した性能をえることができる。

なおこの実施の形態では、無線機器の 1 パス伝送路での特性を評価する際に、帯域制限複素ガウス雑音発生部 (L G N) E 1、スイッチ (S W) 1 0 5、白

色ガウス雑音発生部 (WGN) 21、増幅器 22、加算器 23、除算器 106  
からなる受信機雑音付加手段を用いた場合について説明したが、本発明の受信  
機雑音付加手段はこれに限らず、要は、全体の信号レベルを一定に保ちつつフ  
ェージングによる SNR 変動を模擬した受信機雑音を付加するようにすれば  
5 よい。例えば後述する他の実施の形態のような構成を適用することもできる。

(実施の形態 2)

図 2 との対応部分に同一符号を付して示す図 5 に、本発明の実施の形態 2 に  
係る伝送路シミュレータの構成を示す。この実施の形態の伝送路シミュレータ  
200 は、マルチパス信号生成部 13 の前段に送信アナログ調整部 201 が設  
10 けられていると共に、自動利得制御部 104 の後段に受信アナログ調整部 20  
2 が設けられていることを除いて、実施の形態 1 の伝送路シミュレータ 100  
と同様の構成でなる。

これにより、伝送路シミュレータ 200 においては、デジタル BB 処理部  
41 からの出力信号を送信アナログ調整部 201 を介して入力することによ  
15 り、送信アナログ調整部 201 により処理された信号に対して実施の形態 1 と  
同様の伝送路シミュレートを行うと共に、実施の形態 1 と同様の伝送路シミュ  
レートをを行った信号を受信アナログ調整部 202 により処理した後に受信系  
50 のデジタル BB 処理部 51 に送出するようになっている。

送信アナログ調整部 201 は、図 6 に示すようなデジタル回路構成とされ  
20 ており、制御装置 110 から入力される各種設定値 S20A~S20I に応じ  
て無線回路 43 の機能を模擬的に実現して、無線回路 43 で生じるであろう信  
号劣化を模擬的にデジタルベースバンド信号に付加できるようになされて  
いる。

また受信アナログ調整部 202 は、図 8 に示すようなデジタル回路構成と  
25 されており、制御装置 110 から入力される各種設定値 S22A~S22H に  
応じて無線回路 53 の機能を模擬的に実現して、無線回路 53 で生じるであろ  
う信号劣化を模擬的にデジタルベースバンド信号に付加できるようになさ

れている。

これにより、伝送路シミュレータ 200 においては、送信系 40 の無線回路 43 及び受信系 50 の無線回路 53 の開発が終了していなくても、これら無線回路 43、53 で生じるであろう信号劣化をデジタルベースバンド信号に付  
5 加して、デジタル BB 処理部 41、51 の特性を評価できるようになる。

この結果、デジタル BB 処理部 41、51 と無線回路 43、53 との適合性も含めて、デジタル BB 処理部 41、51 の伝送路特性を評価できるようになる。また、後に開発される無線回路 43、53 においてどの程度の信号劣化が生じるまで、デジタル BB 処理部 41、51 の性能が所望値を満たすか  
10 を前もって測定できるようになる。

送信アナログ調整部 201 及び受信アナログ調整部 202 の構成を具体的に説明する。送信アナログ調整部 201 は、図 6 に示すように、デジタル BB 処理部 41 からの出力信号を利得アンバランス発生部 210 に入力する。利得アンバランス発生部 210 は、デジタルベースバンド信号の I、Q それぞ  
15 れのチャネル信号を独立に増幅することにより利得差を生じさせる。DC オフセット付加部 211 は、I、Q それぞれのチャネル信号に一定値を増減することにより直流オフセットを付加する。

周波数オフセット・位相オフセット付加部 212 は、I、Q それぞれのチャネル信号に無線回路 43 で生じるであろう周波数オフセット及び位相オフセ  
20 ットを付加する。實際上、周波数オフセット・位相オフセット付加部 212 は、各チャネルの信号に対して、瞬時位相  $\theta 1$ 、 $\theta 2$  に応じた変動量  $\cos \theta 1$ 、 $\sin \theta 2$  を乗ずる複素乗算器でなる。

つまり、I チャネル信号には変動量  $\cos \theta 1$  を乗じ、Q チャネル信号には変動量  $\sin \theta 2$  を乗じる。ここで瞬時位相  $\theta 1$ 、 $\theta 2$  を一定とした場合には  
25 位相オフセットのみを付加したことを意味し、瞬時位相  $\theta 1$ 、 $\theta 2$  が時間と共に変動する場合には位相オフセットに加えて周波数オフセットを付加したことを意味する。

送信アナログ調整部 201 では、この瞬時位相  $\theta_1$ 、 $\theta_2$  を求めるに当たって、位相増分量算出回路 215 により周波数オフセット設定値 S20E から 1 サンプル当たりの位相回転量を算出し、これを  $\text{mod } 2\pi$  算出回路 217、219 に送出する。この際、I チャネル信号と Q チャネル信号の直交性の崩れ  
5 を付加するために、Q チャネル信号の位相回転量には加算器 218 により直交性の劣化量 S20F を加える。

また加算器 216 には 1 サンプル前の位相が入力される。この 1 サンプル前の位相は、Z-1 算出回路 222 で初期位相（つまり、位相オフセット）S20D と 1 サンプル前の位相とに基づく演算を行うことにより算出される。加算  
10 器 216 では、1 サンプル前の位相に位相増分量算出回路 215 で算出した 1 サンプル分の位相回転量を加算することで、現サンプルの位相回転量が求められる。

このように、加算器 216、 $\text{mod } 2\pi$  算出回路 217 及び Z-1 算出回路 222 の処理ループを繰り返すことにより、位相オフセット及び周波数オフ  
15 セットが加味された 1 サンプル毎の I チャネル瞬時位相  $\theta_1$  が算出されると共にこの瞬時位相  $\theta_1$  に直交性の劣化量を加えた Q チャネル瞬時位相  $\theta_2$  が算出される。

そして周波数オフセット・位相オフセット付加部 212 では、デジタルベースバンド信号の I チャネルに変動量  $\cos \theta_1$  が付加され、Q チャネルに変  
20 動量  $\sin \theta_2$  が付加されることにより、送信系 40 の無線回路 43 で生じるであろうデジタルベースバンド信号の各チャネルについての周波数オフセット及び位相オフセットが付加される。遅延調整部 213 は、無線回路 43 で生じるであろう回路遅延量を付加する。

疑似パワーアンプ (PA) 部 214 は、無線回路 43 の増幅部で生じるであ  
25 ろう非線形歪みを模擬的に生じさせるもので、例えば図 7 に示すように構成されている。疑似 PA 部 214 は、包絡線振幅計算回路 230 によって、 $\sqrt{I^2 + Q^2}$  を計算することによりデジタルベースバンド信号の包絡線振幅 X を

計算し、これを平均化回路 2 3 1 及び歪み演算部 2 3 2 に送出する。

- 平均化回路 2 3 1 は、制御装置 1 1 0 によって設定される忘却係数（つまりレベル計算時定数） $S 2 0 H$  に応じた時間だけ包絡線振幅を平均化し、求めた平均値  $P_{ave}$  を飽和レベル演算回路 2 3 3 に送出する。飽和レベル演算回路 2 3 3 は、包絡線振幅の平均値を  $P_{ave}$  とし、制御装置 1 1 0 により設定されるパワーアンプのバックオフを  $I B O$  としたとき、飽和レベル  $A_{sat}$  を次式により求める。

$$A_{sat} = P_{ave} \times 10^{\frac{IBO}{20}} \quad \dots (1)$$

- 歪み演算部 2 3 2 は、包絡線振幅計算回路 2 3 0 により求めた包絡線振幅値  $X$  と、飽和レベル演算回路 2 3 3 により求めた飽和レベル  $A_{sat}$  を用いて、増幅器 2 3 4 の制御値を次式により算出する。

$$\text{制御値} = \frac{1}{\left\{ 1 + \left( \frac{|x|}{A_{sat}} \right)^{10} \right\}^{\frac{1}{10}}} \quad \dots (2)$$

- これにより、疑似パワーアンプ（PA）部 2 1 4 は、デジタルベースバンド信号に対して、無線回路 4 3 の増幅部で生じるであろう非線形歪みを模擬的に付加することができる。

受信アナログ調整部 2 0 2 は、図 8 に示すように構成されている。受信アナログ調整部 2 0 2 は、自動利得制御部 1 0 4 から出力されたデジタルベースバンド信号を周波数オフセット・位相オフセット付加部 2 5 1 に入力する。

- 周波数オフセット・位相オフセット付加部 2 5 1 は、上述した送信アナログ調整部 2 0 1 の周波数オフセット・位相オフセット付加部 2 1 2 と同様の処理を行う。すなわち  $I$ 、 $Q$  それぞれのチャネルに受信系 5 0 の無線回路 5 3 で生じるであろう周波数オフセット及び位相オフセットを付加する。實際上、周波数オフセット・位相オフセット付加部 2 1 2 は、各チャネルの信号に対して、瞬時位相  $\theta 1'$ 、 $\theta 2'$  に応じた変動量  $\cos \theta 1'$ 、 $\sin \theta 2'$  を乗ずる

## 20

複素乗算器でなる。つまり、Iチャネル信号には変動量 $\cos \theta 1'$ を乗じ、Qチャネル信号には変動量 $\sin \theta 2'$ を乗じる。

送信アナログ調整部202では、この瞬時位相 $\theta 1'$ 、 $\theta 2'$ を求めるに当たって、位相増分量算出回路252により周波数オフセット設定値S22Bから1サンプル当たりの位相回転量を算出し、これを $\bmod 2\pi$ 算出回路254、256に送出する。この際、Iチャネル信号とQチャネル信号の直交性の崩れを付加するために、Qチャネル信号の位相回転量には加算器255により直交性の劣化量S22Cを加える。

また加算器253には1サンプル前の位相が入力される。この1サンプル前の位相は、 $Z^{-1}$ 算出回路259で初期位相（つまり、位相オフセット）S22Aと1サンプル前の位相とに基づく演算を行うことにより算出される。加算器253では、1サンプル前の位相に位相増分量算出回路252で算出した1サンプル分の位相回転量を加算することで、現サンプルの位相回転量が求められる。

そして周波数オフセット・位相オフセット付加部251では、デジタルベースバンド信号のIチャネルに変動量 $\cos \theta 1'$ が付加され、Qチャネルに変動量 $\sin \theta 2'$ が付加されることにより、受信系50の無線回路53で生じるであろうデジタルベースバンド信号の各チャネルについての周波数オフセット及び位相オフセットが付加される。

利得アンバランス発生部261は、デジタルベースバンド信号のI、Qそれぞれのチャネル信号を独立に増幅することにより利得差を生じさせる。DCオフセット付加部262は、I、Qそれぞれのチャネルに一定値を増減することにより直流オフセットを付加する。遅延調整部263は、無線回路53で生じるであろう回路遅延量を付加する。

ここで送信アナログ調整部201及び受信アナログ調整部202の各種の設定値S20（S20A～S20I）、S22（S22A～S22H）は、他の設定値S1、S4、S10、S11、S12と同様に、ユーザが制御部11

0を介して任意に選択することができるようになっている。

これにより、送信系40の無線回路43や受信系50の無線回路53ができあがる前から、つまりデジタルBB処理部41、51のみが完成した段階で、無線回路43、53で生じるであろう利得アンバランス、DCオフセット、周波数オフセット、位相オフセット、回路遅延又は増幅時の非線形歪み等を自在に模擬することができるようになるので、開発中のデジタルBB処理部41、51と種々の特性の無線回路43、53とを組み合わせた際の、デジタルBB処理部41、51の特性評価を行うことができるようになる。

以上の構成によれば、実施の形態1の構成に加えて、送信系40の無線回路43での信号劣化をデジタル処理にて模擬する送信アナログ調整部201及び又は受信系50の無線回路53での信号劣化をデジタル処理にて模擬する受信アナログ調整部202を設けたことにより、無線回路43、53の開発が完了する前からデジタルベースバンド処理部の特性を一段と詳細に評価することができる伝送路シミュレータ200を実現できる。

#### 15 (他の実施の形態)

なお上述した実施の形態では、図2に示したように、1パス伝送路での特性をシミュレートする際には、フェージング変動値で雑音レベルを除算したレベルに相当するレベルの雑音をデジタルベースバンド信号に加算することにより、デジタルベースバンド信号の信号レベルを一定に保ちつつフェージングによるSNR変動を模擬した受信機雑音を付加するようにした場合について述べたが、本発明を実現するための構成は、図2に示すものに限らない。

ここでは、デジタルベースバンド信号の信号レベルを一定に保ちつつフェージングによるSNR変動を模擬した受信機雑音を付加するための他の構成例について説明する。

25 上述した実施の形態1で説明した1パス伝送路での受信機雑音の加え方をモデル化すると、図9のようになる。図10に他の構成例を示す。図10の受信機雑音付加手段は、フェージング変動付与手段としての乗算器301によっ

て入力信号にフェージングによるレベル変動を与える。また雑音付加手段としての加算器 302 によって雑音を付加する。そして利得調整手段としての増幅器 303 及び A G C 制御部 304 によってフェージング及び雑音を与えられた信号のレベルを、フェージング変動値を逆数とする利得を用いて調整する。

- 5 これにより、実施の形態 1 と同様に、デジタルベースバンド信号の信号レベルを一定に保ちつつフェージングによる S N R 変動を模擬した受信機雑音を付加することができる。すなわち図 4 (C) に示すような出力信号を得ることができる。なお図 10 の例では、増幅器 303 の出力を A G C 制御部 304 にフィードバックしていないが、フィードバックするようにしてもよい。

- 10 本発明は、上述した実施の形態に限定されずに、種々変更して実施することができる。

本発明の一つの態様の伝送路シミュレータは、開発装置である無線機器の 1パス伝送路での特性を評価するための伝送路シミュレータであって、開発装置の送信系に設けられたデジタルベースバンド処理部の出力信号を入力する

15 入力手段と、入力手段を介して入力した信号に対して、全体の信号レベルを一定に保ちつつフェージングによる S N R 変動を模擬した受信機雑音を付加する受信機雑音付加手段とを具備する構成を採る。

- この構成によれば、入力手段からデジタルベースバンド信号を直接入力するのでアナログ回路による性能劣化は生じない。そして受信機雑音付加手段によって、信号には何ら変動を与えずにフェージングによる S N R 変動のみが雑音レベル変動として付加されるのみなので、A G C および A F C が理想的に動作する場合の特性の測定が可能で、理論特性や計算機シミュレーション結果と比較検討を行うことが可能になる。この結果、A G C 回路や A F C 回路が無くても、デジタルベースバンド信号のみでデジタルベースバンド処理部の性能を評価できるようになるので、無線機器の開発効率を向上させることができるようになる。
- 20
- 25

本発明の一つの態様の伝送路シミュレータは、フェージング変動値で雑音レ



ベルを除算したレベルに相当するレベルの雑音を前記入力手段を介して入力した信号に加算する構成を採る。

本発明の一つの態様の伝送路シミュレータは、入力手段を介して入力した信号にフェージングによるレベル変動を与えるフェージング変動付与手段と、入力手段を介して入力した信号に雑音を付加する雑音付加手段と、フェージング変動付与手段及び雑音付加手段によってフェージング及び雑音を与えられた信号のレベルを、フェージング変動値を逆数とする利得を用いて調整する利得調整手段とを具備する構成を採る。

これらの構成によれば、ディジタルベースバンド信号に対して全体の信号レベルを一定に保ちつつフェージングによるSNR変動を模擬した雑音レベルを付加するといった処理を良好に行うことができるようになる。

本発明の一つの態様の伝送路シミュレータは、開発装置である無線機器のマルチパス伝送路での特性を評価するための伝送路シミュレータであって、開発装置の送信系のディジタルベースバンド処理部の出力信号を入力する入力手段と、入力手段を介して入力した信号から各パスの信号に対応する信号を形成するマルチパス信号形成手段と、マルチパス信号の各パスの信号それぞれに、フェージングによるレベル変動のみを与えるフェージング変動付与手段と、フェージング変動が与えられた各パスの信号を加算する加算手段と、加算手段により得られた加算信号に対して受信機雑音を付加する受信機雑音付加手段と、受信機雑音を付加した後の信号レベルがほぼ一定になるような利得制御を行う利得制御手段とを具備する構成を採る。

この構成によれば、入力手段からディジタルベースバンド信号を直接入力し、フェージング変動付与手段によって各パスの信号にフェージングによるレベル変動のみを与え、かつ受信機雑音を付加した後に開発装置の受信系内のAD変換でビット落ちの生じないように利得制御手段によるレベル補正も行うので、開発装置受信系の無線回路がなくても各パスに対してAFCとAGCがほぼ理想的に動作したときの特性を測定することができるようになる。この結果、

A G C回路やA F C回路が無くても、デジタルベースバンド信号のみでデジタルベースバンド処理部の性能を評価できるようになる。このように無線回路が無くてもデジタルベースバンド処理部の特性を評価できるようになるので、開発効率を向上させることができるようになる。

- 5     本発明の一つの態様の伝送路シミュレータは、開発装置のデジタルベースバンド処理部の後段に設けられたアナログベースバンド処理部からの出力信号を入力する第2の入力手段と、第2の入力手段から入力されたアナログベースバンド信号をデジタルベースバンド信号に変換するアナログベースバンド処理部とを、さらに具備し、前記受信機雑音付加手段は、当該アナログベースバンド処理部により得られたデジタルベースバンド信号に対して前記受信機雑音成分を付加する構成を採る。

- 15    本発明の一つの態様の伝送路シミュレータは、開発装置のデジタルベースバンド処理部の後段に設けられたアナログベースバンド処理部からの出力信号を入力する第2の入力手段と、第2の入力手段から入力されたアナログベースバンド信号をデジタルベースバンド信号に変換するアナログベースバンド処理部とを、さらに具備し、前記マルチパス信号形成手段は、当該アナログベースバンド処理部により得られたデジタルベースバンド信号からマルチパス信号を形成する構成を採る。

- 20    これらの構成によれば、デジタルベースバンド処理部とアナログベースバンド処理部とを組み合わせた際の特性を評価できるようになるので、デジタルベースバンド処理部に加えて、アナログベースバンド処理部の動作が可能となった時点での性能を評価できるようになる。

- 25    本発明の一つの態様の伝送路シミュレータは、デジタル回路により構成され、入力される設定値に応じて、前記デジタルベースバンド信号に対して、開発装置の無線回路での信号劣化を模擬した雑音成分を付加するアナログ調整手段を、さらに具備する構成を採る。

この構成によれば、無線回路の開発が完了していない段階で、デジタルベ

ースバンド処理部の性能を評価するに当たって、無線回路での信号劣化を加味した性能評価を行うことができるようになるので、無線回路の開発が完了する前からデジタルベースバンド処理部の特性を一段と詳細に評価することができるようになる。

5     本発明の一つの態様の無線機器評価方法は、開発装置である無線機器の1パス伝送路での性能を評価するための無線機器評価方法であって、無線機器のデジタルベースバンド信号に対して、信号レベルを一定に保ちつつフェージングによるSNR変動を模擬した受信機雑音を付加し、受信機雑音を付加した信号に基づいて無線機器の1パス伝送路での性能を評価する。

10    本発明の一つの態様の無線機器評価方法は、開発装置である無線機器のマルチパス伝送路での特性を評価するための無線機器評価方法であって、無線機器のデジタルベースバンド信号からマルチパス信号を形成し、マルチパス信号の各パスの信号それぞれにフェージングによるレベル変動を模擬したフェージング変動を与え、フェージング変動が与えられた各パスの信号を加算し、加算後の信号に対して受信機雑音を与え、受信機雑音付与後の信号に対して信号  
15    レベルがほぼ一定になるような利得制御を行い、利得制御後の信号に基づいて無線機器のマルチパス伝送路での性能を評価する。

これらの方法によれば、AGC回路やAFC回路が無くてもつまり無線回路が無くても、デジタルベースバンド信号のみでデジタルベースバンド処理  
20    部の伝送路特性を評価できるようになるので、無線機器の開発効率を向上させることができるようになる。

以上説明したように本発明によれば、デジタルベースバンド処理部の出力信号を直接入力し、1パス伝送路シミュレート時には、全体の信号レベルを一定に保ちつつフェージングによるSNR変動を模擬した受信機雑音を付加し、  
25    マルチパス伝送路シミュレート時には、各パスの信号にフェージングによる振幅変動のみを与えかつ各パスを合成した信号のレベルを一定にしたことにより、無線回路の開発を待たずにデジタルベースバンド処理部の性能を評価す

ることができるようになる。この結果、無線機器の開発効率を向上させることができる。

本明細書は、2002年12月24日出願の特願2002-372792に基づく。その内容はすべてここに含めておく。

## 5

### 産業上の利用可能性

本発明は、例えば携帯電話やその基地局、無線LAN (Local Area Network) のMT (Mobile Terminal) やAP (Access Point) を開発する際に用いて好適なものである。

## 請求の範囲

1. 開発装置である無線機器の1パス伝送路での特性を評価するための伝送路シミュレータであって、

開発装置の送信系に設けられたデジタルベースバンド処理部の出力信号  
5 を入力する入力手段と、

前記入力手段を介して入力した信号に対して、全体の信号レベルを一定に保ちつつフェージングによるSNR変動を模擬した受信機雑音を付加する受信機雑音付加手段と

を具備する伝送路シミュレータ。

10 2. 前記受信機雑音付加手段は、フェージング変動値で雑音レベルを除算したレベルに相当するレベルの雑音を、前記入力手段を介して入力した信号に加算する、請求項1に記載の伝送路シミュレータ。

3. 前記受信機雑音付加手段は、前記入力手段を介して入力した信号にフェージングによるレベル変動を与えるフェージング変動付与手段と、  
15 前記入力手段を介して入力した信号に雑音を付加する雑音付加手段と、前記フェージング変動付与手段及び前記雑音付加手段によってフェージング及び雑音を与えられた信号のレベルを、フェージング変動値を逆数とする利得を用いて調整する利得調整手段と、を具備する請求項1に記載の伝送路シミュレータ。

4. 開発装置である無線機器のマルチパス伝送路での特性を評価  
20 するための伝送路シミュレータであって、

開発装置の送信系のデジタルベースバンド処理部の出力信号を入力する入力手段と、

前記入力手段を介して入力した信号から各パスの信号に対応する信号を形成するマルチパス信号形成手段と、

25 前記マルチパス信号の各パスの信号それぞれに、フェージングによるレベル変動のみを与えるフェージング変動付与手段と、

フェージング変動が与えられた前記各パスの信号を加算する加算手段と、

前記加算手段により得られた加算信号に受信機雑音を付加する受信機雑音付加手段と、

前記受信機雑音を付加した後の信号レベルがほぼ一定になるような利得制御を行う利得制御手段と

5      を具備する伝送路シミュレータ。

5.    前記開発装置のデジタルベースバンド処理部の後段に設けられたアナログベースバンド処理部からの出力信号を入力する第2の入力手段と、

10    前記第2の入力手段から入力されたアナログベースバンド信号をデジタルベースバンド信号に変換するアナログベースバンド処理部とを、さらに具備し、

前記受信機雑音付加手段は、当該アナログベースバンド処理部により得られたデジタルベースバンド信号に対して前記受信機雑音成分を付加する

請求項1に記載の伝送路シミュレータ。

15      6.    前記開発装置のデジタルベースバンド処理部の後段に設けられたアナログベースバンド処理部からの出力信号を入力する第2の入力手段と、

20    前記第2の入力手段から入力されたアナログベースバンド信号をデジタルベースバンド信号に変換するアナログベースバンド処理部とを、さらに具備し、

前記マルチパス信号形成手段は、当該アナログベースバンド処理部により得られたデジタルベースバンド信号からマルチパス信号を形成する

請求項4に記載の伝送路シミュレータ。

25      7.    デジタル回路により構成され、入力される設定値に応じて、前記デジタルベースバンド信号に対して、開発装置の無線回路での信号劣化を模擬した雑音成分を付加するアナログ調整手段を、さらに具備する請求項1から請求項6のいずれかに記載の伝送路シミュレータ。

8. 開発装置である無線機器の1パス伝送路での性能を評価するための無線機器評価方法であって、

前記無線機器のデジタルベースバンド信号に対して、信号レベルを一定に保ちつつフェージングによるSNR変動を模擬した受信機雑音を付加し、

- 5 前記受信機雑音を付加した信号に基づいて前記無線機器の1パス伝送路での性能を評価する

無線機器評価方法。

9. 開発装置である無線機器のマルチパス伝送路での特性を評価するための無線機器評価方法であって、

- 10 前記無線機器のデジタルベースバンド信号からマルチパス信号を形成し、  
前記マルチパス信号の各パスの信号それぞれに、フェージングによるレベル変動を模擬したフェージング変動を与え、

フェージング変動が与えられた各パスの信号を加算し、

加算後の信号に対して受信機雑音を与え、

- 15 受信機雑音付与後の信号に対して、信号レベルがほぼ一定になるような利得制御を行い、

利得制御後の信号に基づいて前記無線機器のマルチパス伝送路での性能を評価する

無線機器評価方法。

1/10

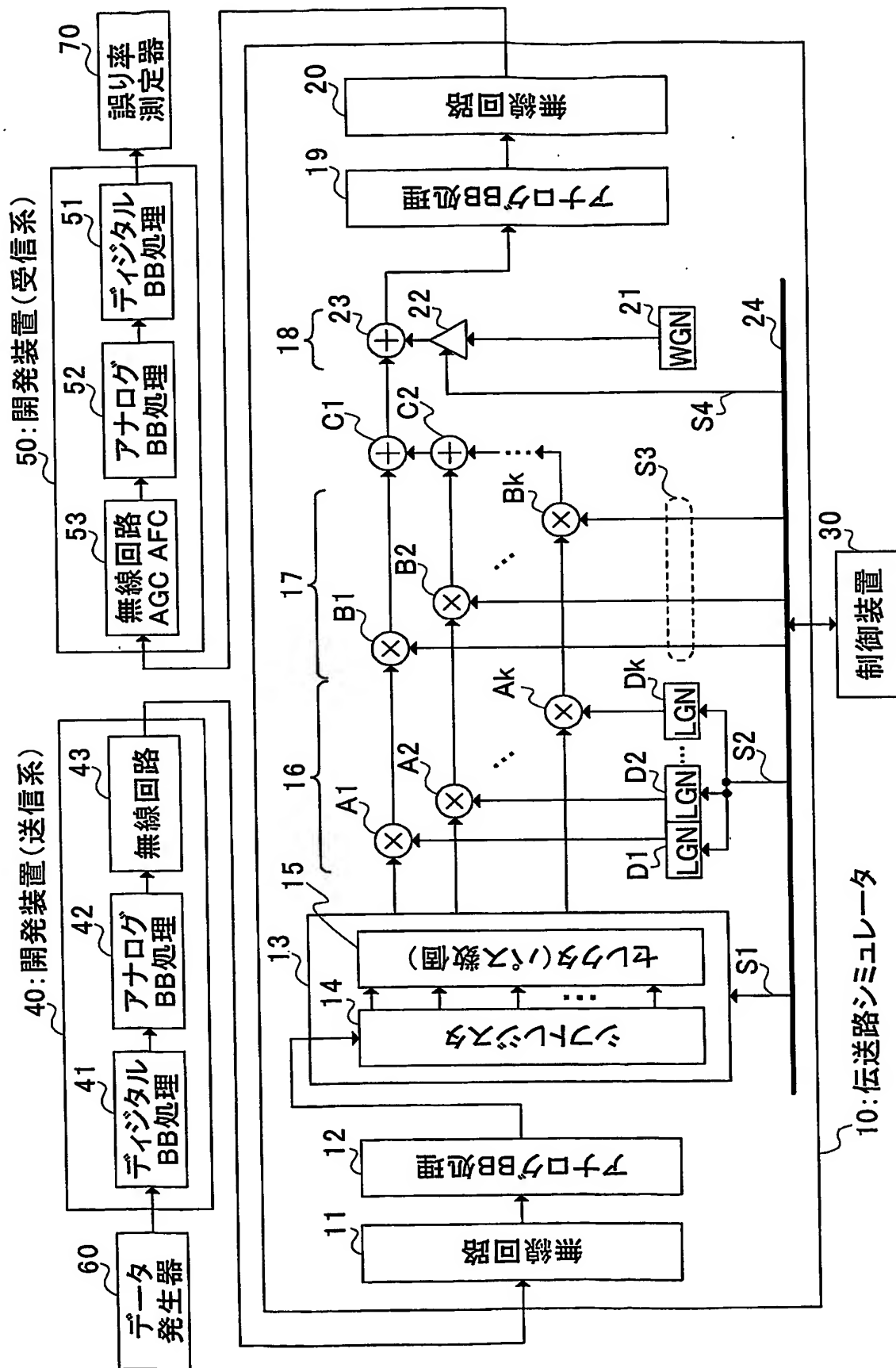


図1 (PRIOR ART)



2/10

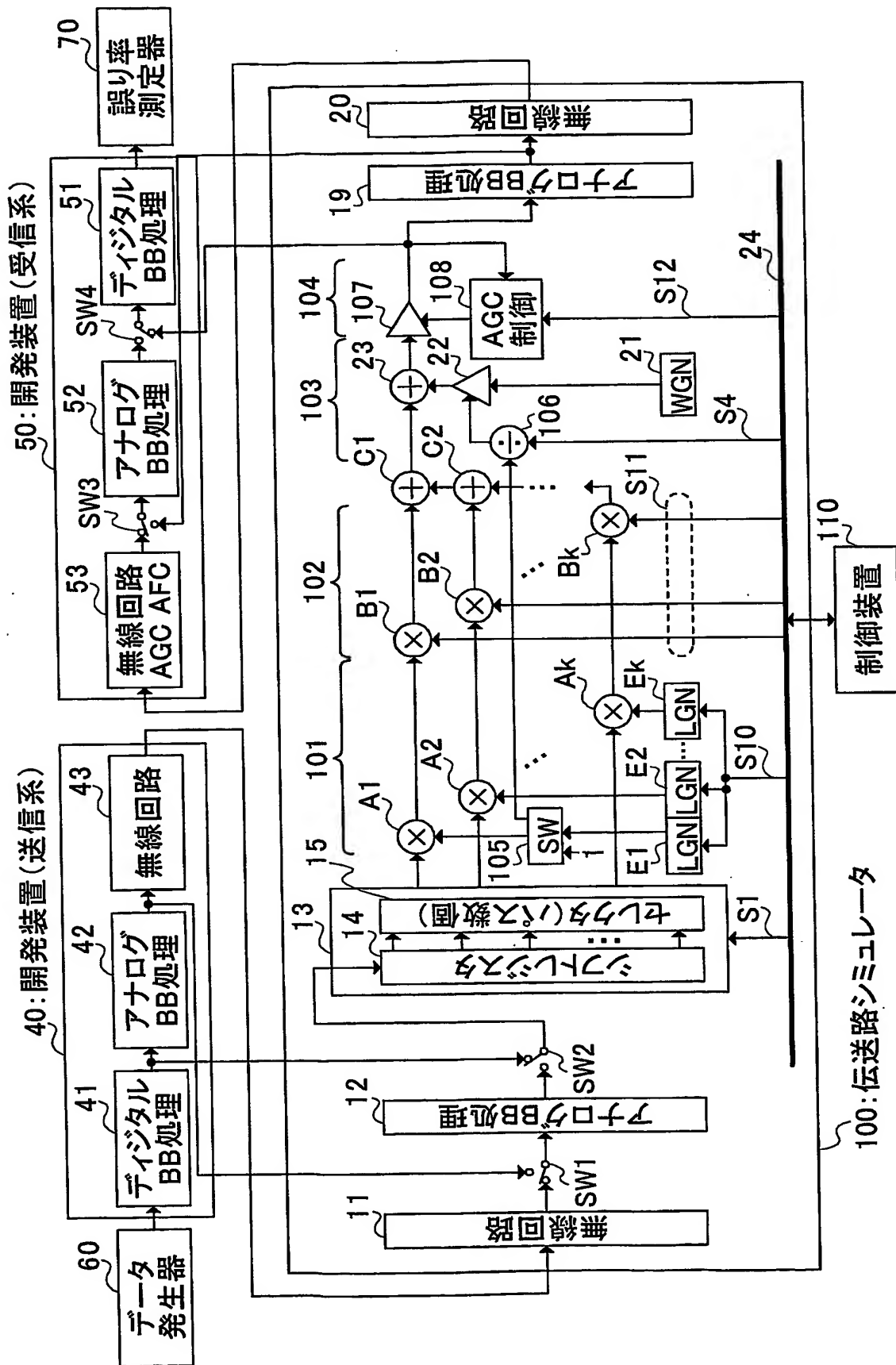


図2

E1 (E2~Ek)

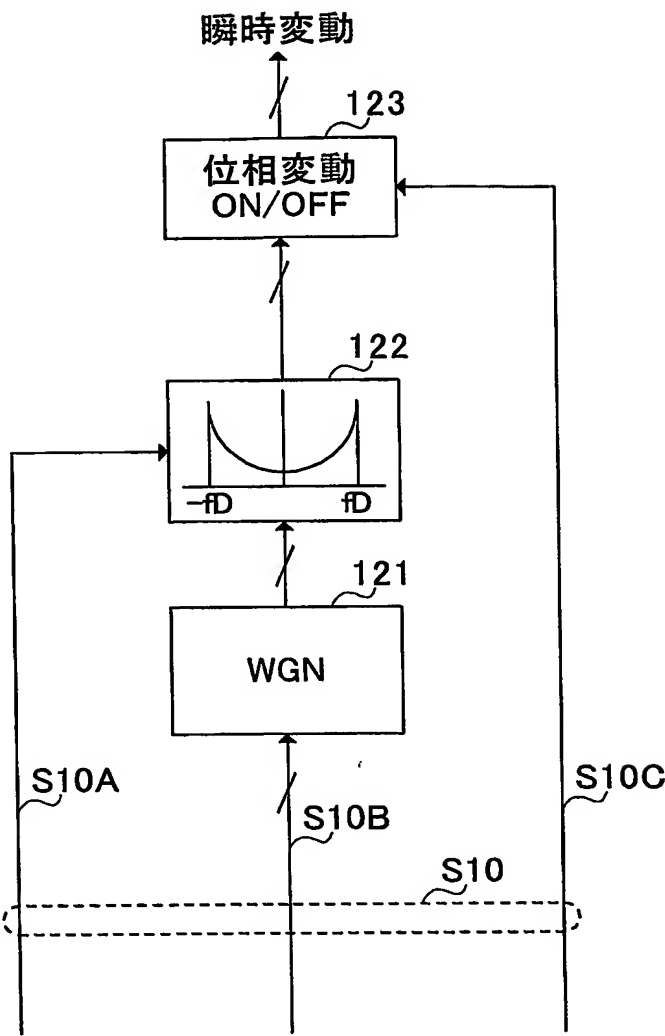


図3

4/10

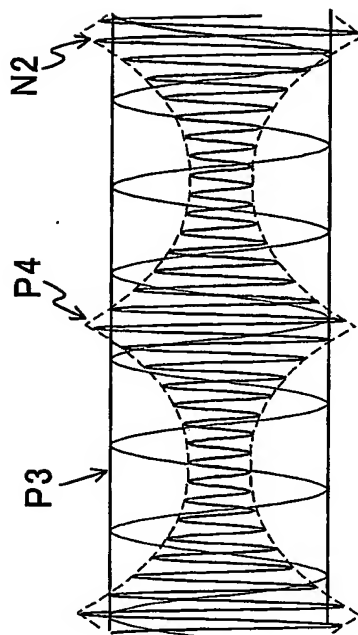
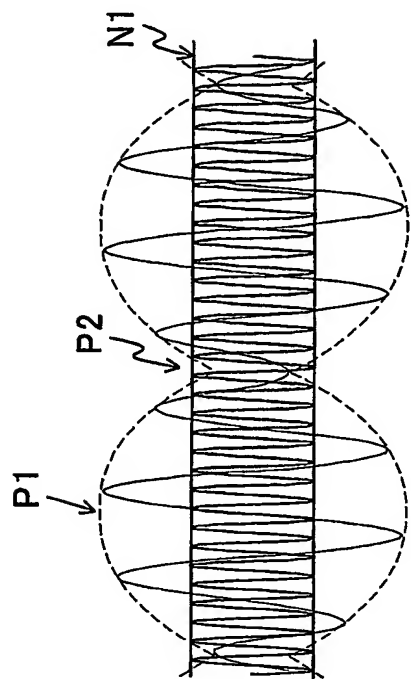


图4(C)

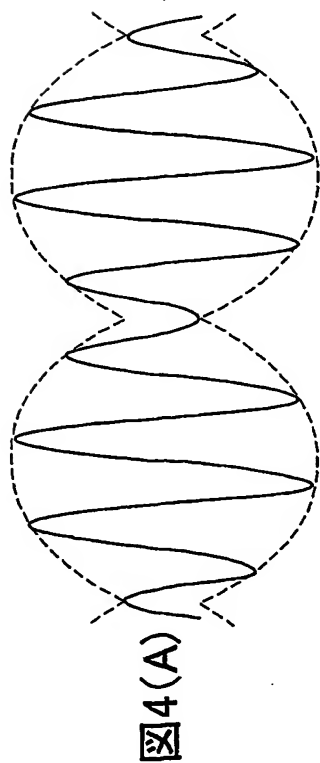
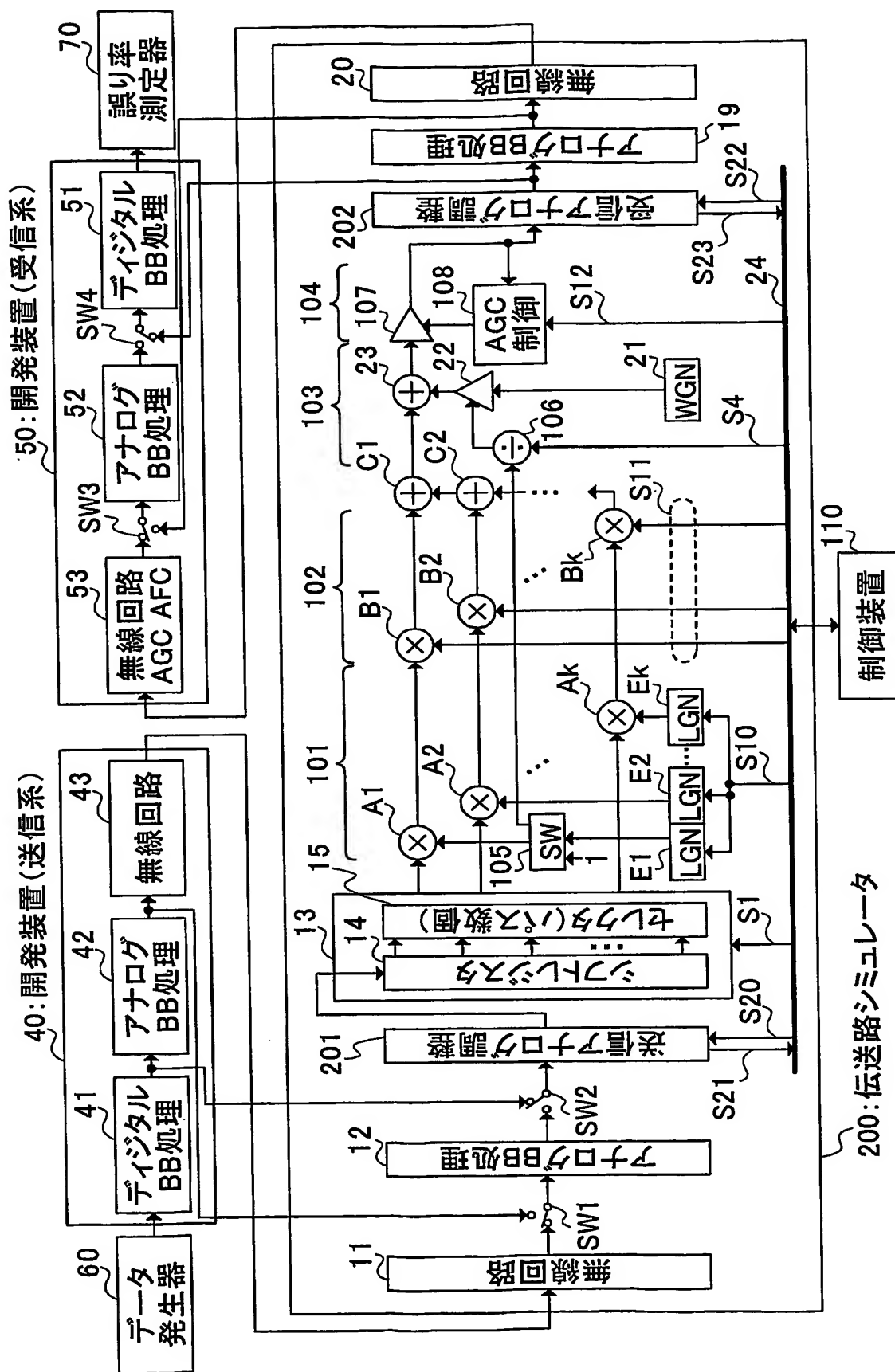


图4(A)



6/10

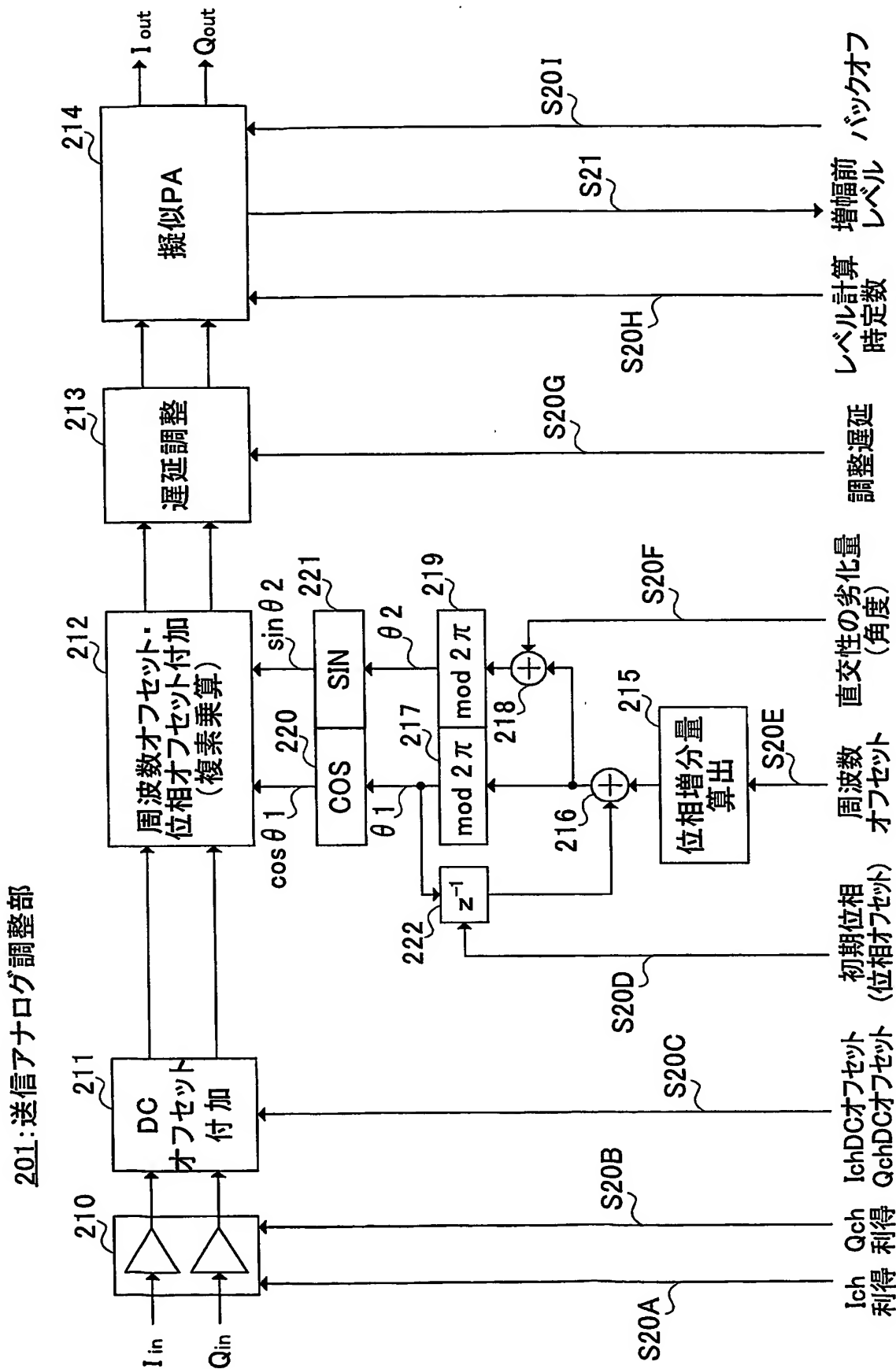


図6

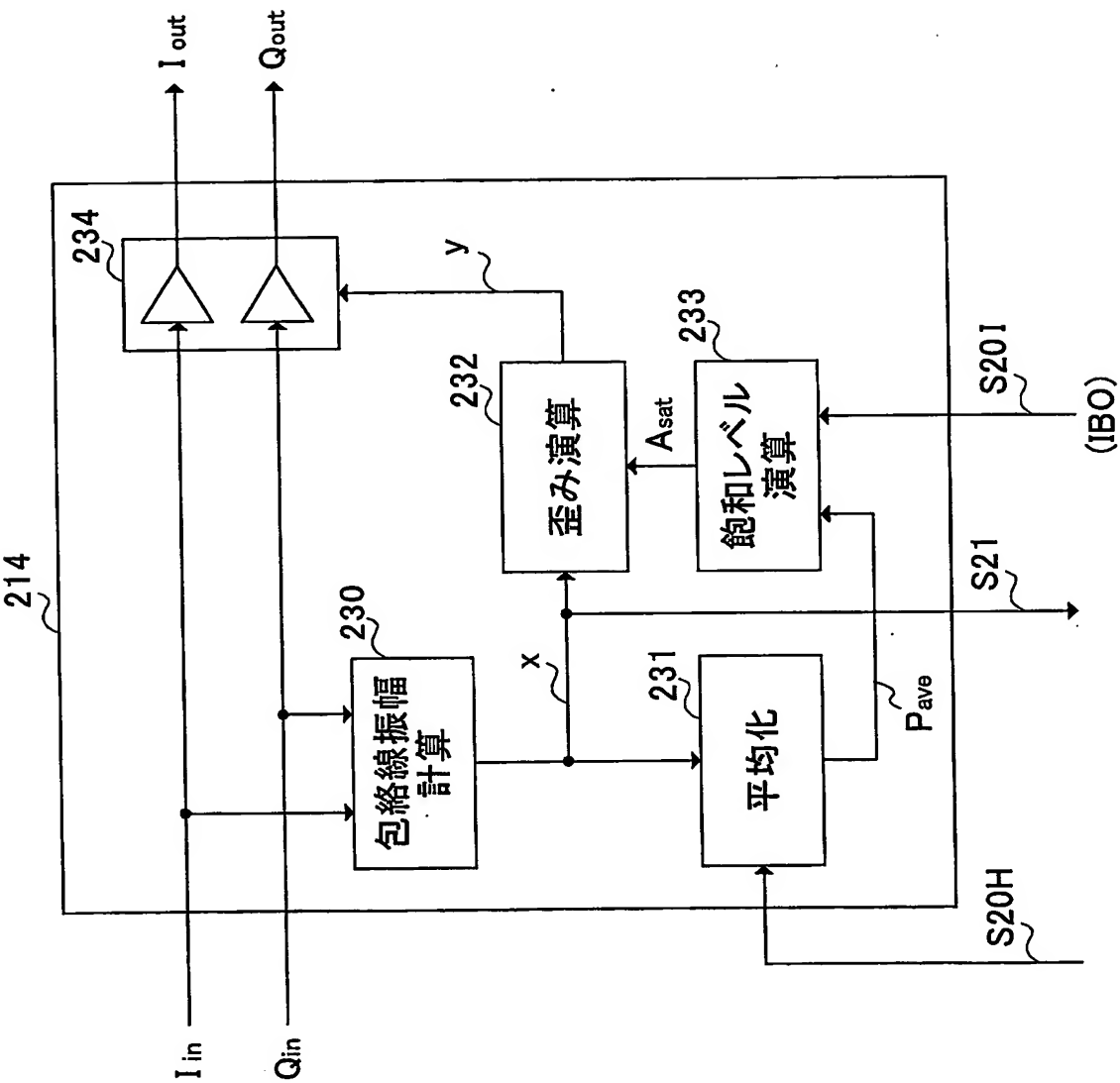


図7

8/10

202: 受信アナログ調整部

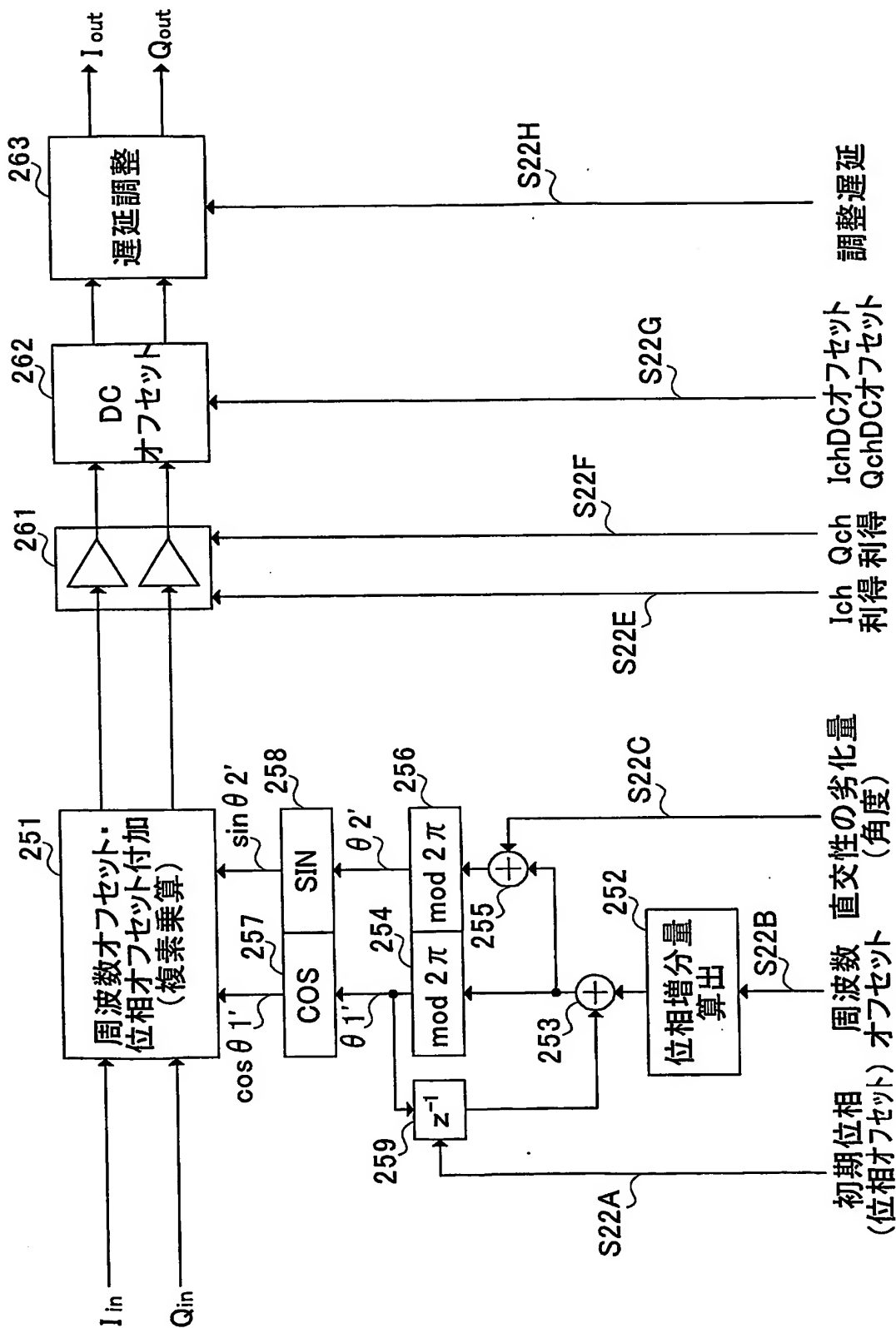


図8

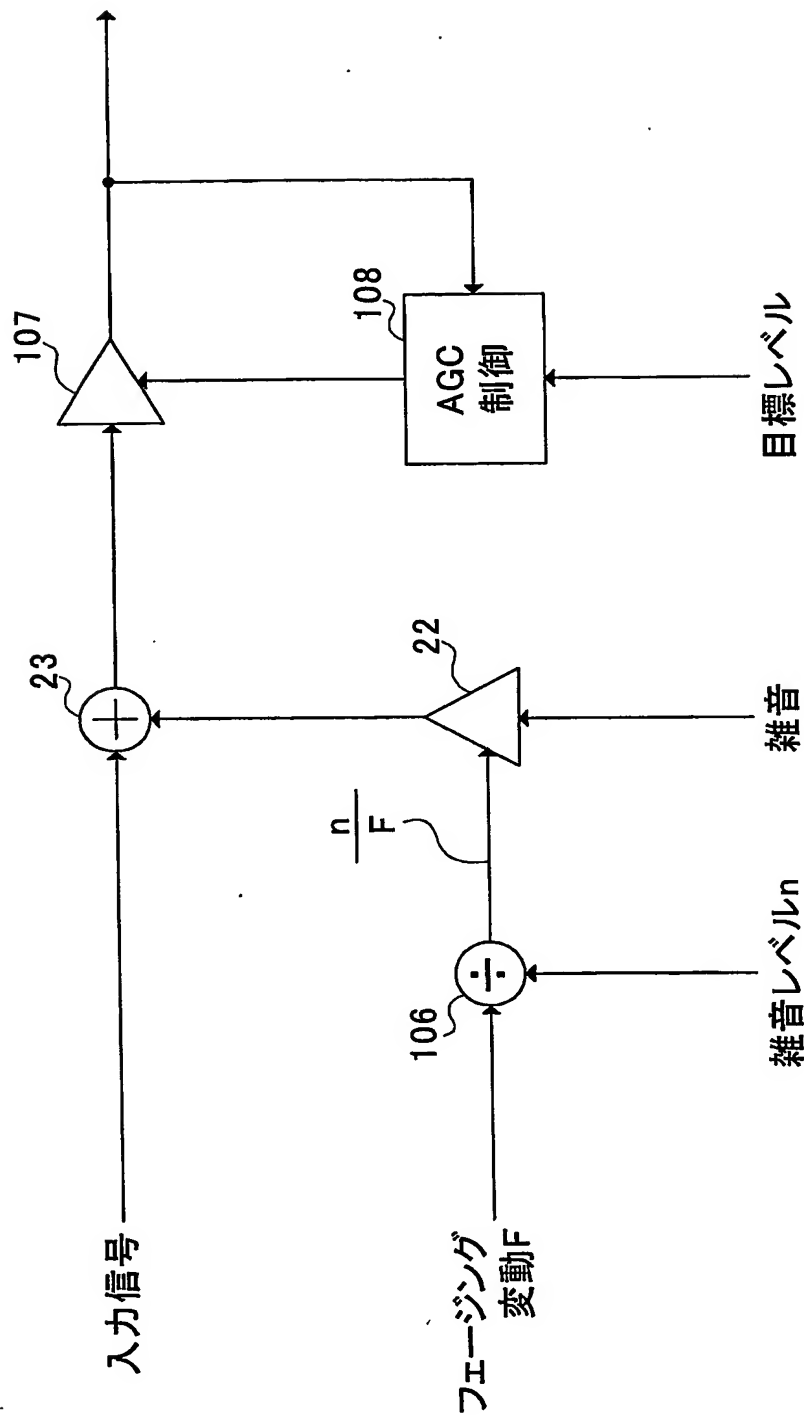


図9



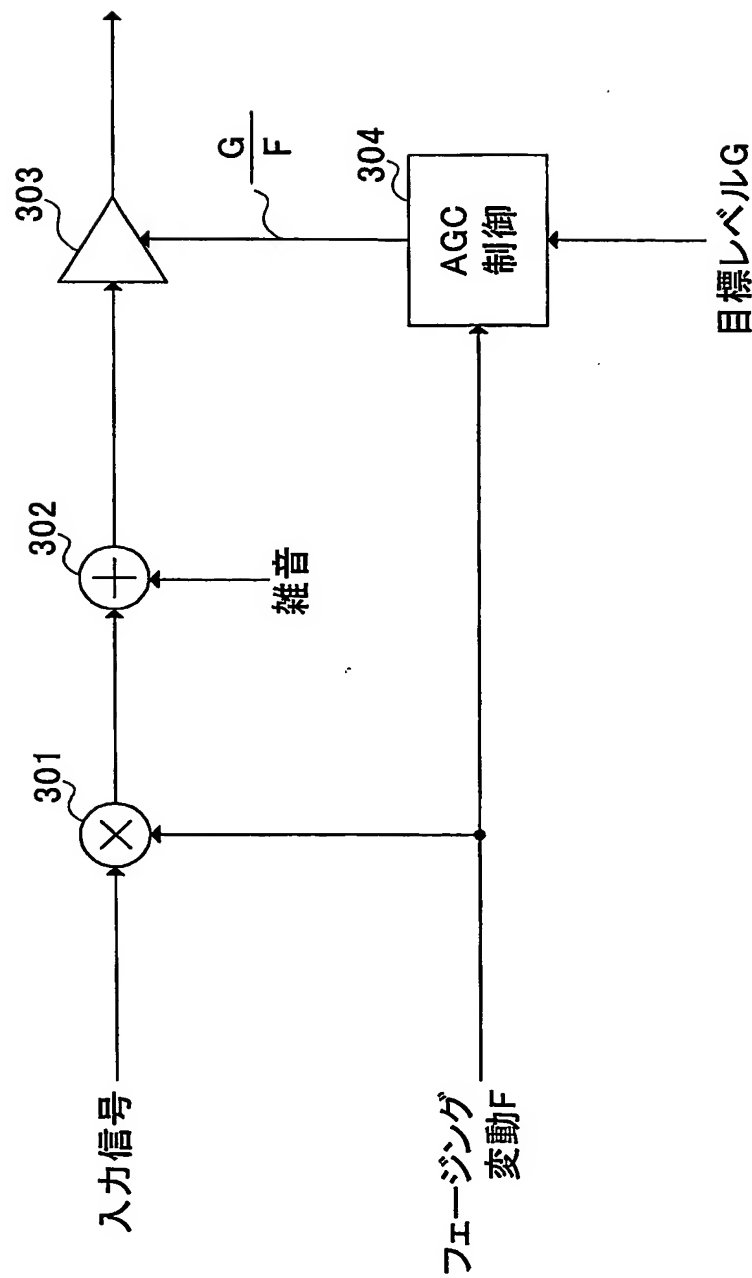


図10

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/16530

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl<sup>7</sup> H04B17/00, H04B7/26, G01R29/00, G01R31/00

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> H04B17/00, H04B7/26, G01R29/00, G01R31/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 11-032015 A (Kokusai Electric Co., Ltd.), 02 February, 1999 (02.02.99), Page 3, upper right column, line 21 to page 5, left column, line 31; Fig. 1 (Family: none)	1-9

☐ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&amp;" document member of the same patent family

Date of the actual completion of the international search  
05 April, 2004 (05.04.04)Date of mailing of the international search report  
20 April, 2004 (20.04.04)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl. 7 H04B 17/00, H04B 7/26,  
G01R 29/00, G01R 31/00

## B. 調査を行った分野

## 調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl. 7 H04B 17/00, H04B 7/26,  
G01R 29/00, G01R 31/00

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年  
日本国公開実用新案公報 1971-2004年  
日本国登録実用新案公報 1994-2004年  
日本国実用新案登録公報 1996-2004年

## 国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 11-032015 A (国際電気株式会社) 1999.02.02, 第3頁右欄第21行-第5頁左欄第31 行, 第1図 (ファミリーなし)	1-9

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」 口頭による開示、使用、展示等に言及する文献  
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

## の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」 同一パテントファミリー文献

国際調査を完了した日

05.04.2004

国際調査報告の発送日

20.4.2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

甲斐 哲雄

5W

9750

電話番号 03-3581-1101 内線 3575